

(54) MANUFACTURE OF THIN-FILM THERMISTOR

(11) 2-275601 (A) (43) 9.11.1990 (19) JP

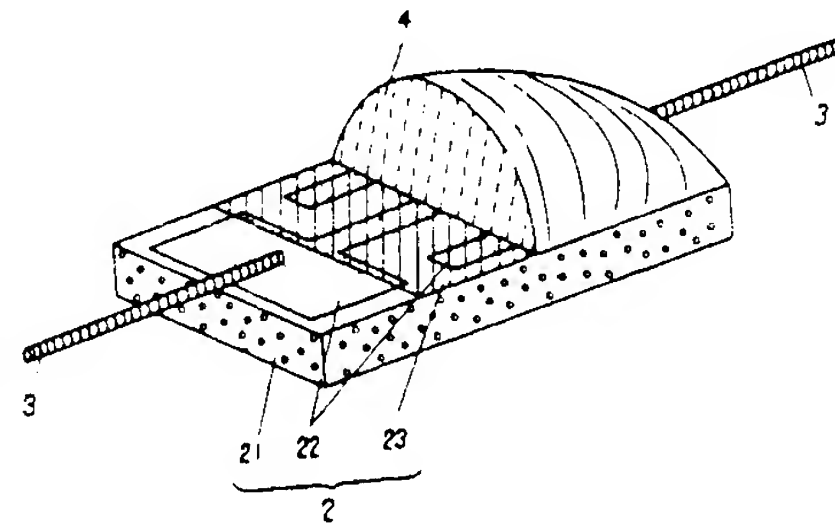
(21) Appl. No. 64-97123 (22) 17.4.1989

(71) MATSUSHITA ELECTRIC IND CO LTD (72) TAKESHI NAGAI(1)

(51) Int. Cl.⁵ H01C7 04

PURPOSE: To reduce condensation of Au-Pt electrode film and to improve thermal stability at the contact part between an SiC thin film and the Au-Pt electrode film by using the Au-Pt electrode film where the mixture of a Ca oxide and a Ti oxide is added slightly.

CONSTITUTION: A pair of Au-Pt calcination electrode film 22 of a specified shape and an SiC sputter resistance thin film 23 are formed on an insulation substrate 21 and a small amount of a mixed oxide of a Ca oxide and a Ti oxide is added into this Au-Pt calcination electrode film 22 slightly. When the Au-Pt calcination electrode film 22 including a small amount of oxide is used, it becomes difficult for condensation even at a high temperature of 500°C to proceed. Thus, it becomes possible to obtain a practical SiC thin film thermistor 1 which can operate for a long time even at a high temperature of 500°C.



⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平2-275601

⑬ Int. Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)11月9日

H 01 C 7/04

7048-5E

審査請求 未請求 請求項の数 5 (全7頁)

⑮ 発明の名称 薄膜サーミスタおよびその製造方法

⑯ 特 願 平1-97123

⑰ 出 願 平1(1989)4月17日

⑱ 発 明 者 長 井 彪 大阪府門真市大字門真1006番地 松下電器産業株式会社内

⑲ 発 明 者 伊 藤 雅 彦 大阪府門真市大字門真1006番地 松下電器産業株式会社内

⑳ 出 願 人 松下電器産業株式会社 大阪府門真市大字門真1006番地

㉑ 代 理 人 弁理士 栗野 重孝 外1名

明 細 書

1. 発明の名称

薄膜サーミスタおよびその製造方法

2. 特許請求の範囲

(1) 絶縁性基板と、前記絶縁性基板の上に形成された一対の所定形状のAu-Pt焼成電極膜と、前記絶縁性基板と前記一対のAu-Pt焼成電極膜の上に形成されたSiCスパッタ抵抗薄膜とから成り、前記Au-Pt焼成電極膜中にCa酸化物とTi酸化物の混合酸化物が微量添加されていることを特徴とする薄膜サーミスタ。

(2) 前記混合酸化物がAuとPtの合計重量に対して0.01~0.1wt%添加されたことを特徴とする特許請求の範囲(1)項記載の薄膜サーミスタ。

(3) 絶縁性基板を準備する工程と、前記絶縁性基板の上に、Ca酸化物とTi酸化物の混合酸化物が微量添加されているAu-Pt焼成電極膜を、一対の所定形状に焼成する工程と、前記絶縁性基板と前記一対のAu-Pt焼成電極膜の上にSiC抵抗膜をスパッタリング法により形成する工程

と、前記Au-Pt焼成電極膜にリード線を接続する工程と、前記Au-Pt焼成電極膜、前記SiCスパッタ膜の形成された前記絶縁性基板表面を低融点硝子被覆層で被覆する工程と、熱処理する工程とから成ることを特徴とする薄膜サーミスタの製造方法。

(4) 前記熱処理工程が空气中熱処理であることを特徴とする特許請求の範囲(3)項記載の薄膜サーミスタの製造方法。

(5) 前記熱処理工程が500~600℃の温度で3~300時間なされることを特徴とする特許請求の範囲(4)項記載の薄膜サーミスタの製造方法。

3. 発明の詳細な説明

産業上の利用分野

本発明は耐熱性の高い薄膜サーミスタに関するもので、この薄膜サーミスタは熱セルフクリーニング機能付き電気オープン、ガスオープンなどの温度センサとして利用される。

従来の技術

SiC薄膜サーミスタは、例えば、長井、他

ナショナルテクニカルレポート(National Technical Report) Vol.29,(1983) P.145 に示されるように、第1図のような構造になっていた。すなわち、実用SiC薄膜サーミスタ1はサーミスタ素子2、リード線3および硝子被覆層4で構成される。サーミスタ素子2は、あらかじめ樹形状焼成電極膜22の形成された絶縁性基板21の一方の表面に、スパッタSiC薄膜23を形成して構成される。代表的絶縁性基板21としてアルミナ基板21が用いられる。アルミナ基板21は、通常、表面粗さ $2\sim 3\mu\text{m}$ 、純度約95%のものが用いられる。代表的焼成電極膜22としてAu-Pt焼成電極膜22が用いられる。サーミスタ素子2の耐熱性はこの焼成電極膜22に大きく依存するので、後に詳しく述べる。SiC薄膜23は通常の平行平板型高周波スパッタリング装置を用いて形成される。サーミスタ素子2が形成された後、リード線3が接続され、さらに湿度、埃などから素子を保護するために硝子被覆層4が形成され、実用SiC薄膜サーミスタ1として完成する。

課題を解決する手段

本発明の実用SiC薄膜サーミスタは、従来のものと同じ構造であるが、Au、Pt、硝子の外に酸化物を微量添加したAu-Pt焼成電極膜が用いられる。サーミスタ素子を高温中で試験すると、抵抗値は増大し、他方B定数は低下する。この原因は、高温での試験中に、焼成電極膜が凝集し、SiC薄膜と焼成電極膜の間に高い界面インピーダンス層が形成されることにある。従来の電極膜は上記の凝集が進行し易いので、高い界面インピーダンス層が容易に成長する。このために従来のサーミスタは保護硝子被覆しても約400℃以上で使用できなかった。本発明のサーミスタでは酸化物を微量含むAu-Pt焼成電極膜が用いられているので、上記500℃の高温でも凝集が進行し難く、このために500℃の耐熱性が得られた。

実施例

以下、本発明の一実施例を添付図面にもとづいて説明する。第1図は本発明のSiC薄膜サーミスタの構造を示す斜視図で、この構造自体は従来のSiC薄膜サーミスタと同じである。

発明が解決しようとする課題

しかし、このような従来の実用SiC薄膜サーミスタは、広い温度範囲を検出するのに適するという特徴を有するが、その最高使用温度が約400℃であり、例えば、熱セルフクリーニング機能付オーブンの温度センサとして使用できないという課題があった。すなわち、上記オーブンは通常の調理温度範囲(40~300℃)から庫内壁に付着した食品汚れを焼き切るセルフクリーニング温度範囲(450~500℃)までの広い温度範囲にわたり使用できる温度センサを必要とする。このため検出温度範囲の広く、500℃の高温に耐える温度センサが求められていた。

そこで本発明の第一の目的は、500℃の高温下でも長時間にわたり動作可能な実用SiC薄膜サーミスタを提供することである。

本発明の第二の目的は、上記高耐熱性SiC薄膜サーミスタのサーミスタ特性を安定化する方法を提供することである。

以下で、Au-Pt焼成電極膜22のサーミスタ素子2の耐熱性に及ばず効果を詳述する。従来のAu-Pt焼成電極膜22は次のようにして形成した。Au-Ptペーストを所定のパターンでアルミナ基板21に印刷した。印刷されたアルミナ基板21を乾燥した後、空气中900~1000℃の温度で焼成した。このようにして形成された焼成後の従来のAu-Pt焼成電極膜22はAu、Pt、および硝子(SiO₂)で構成される。硝子はAu、Ptをアルミナ基板21に強固に接着するために必要であり、Au、Ptの総重量に対して約10wt%添加される。このような従来のAu-Pt焼成電極膜22に微量の酸化物を添加することによりサーミスタ素子2の耐熱性が向上することが見いだされた。以降の記述では、本発明のサーミスタ素子2Aは、微量の酸化物の添加されたAu-Pt焼成電極膜22Aを用いたサーミスタ素子2として定義する。従来のサーミスタ素子2Bは、従来のAu-Pt焼成電極膜22Bを用いたサーミスタ素子2Bとして定義する。

第2図はサーミスタ素子2Aと2Bを空气中825℃でアニールしたときのアニール時間経過に対するB定数変化率($\Delta B/B$)を示す図である。本発明のサーミスタ素子2Aでは、酸化物として(Ca酸化物+Ti酸化物)の混合物をAuとPtの総重量に対して約0.1%添加した。スパッタロット間での耐熱性のバラツキを避けるために、両サーミスタ素子2Aと2BのSiC薄膜とも同一のスパッタロットで作成した。アニール前のB定数は両サーミスタ素子2Aと2Bとも2400-2450Kであった。なお、B定数は式 $\ln(R_1/R_2)/(1/T_1 - 1/T_2)$ に従って求められた値で、 R_1 は $T_1(50^\circ\text{C}=323\text{K})$ での直流抵抗値、 R_2 は $T_2(160^\circ\text{C}=433\text{K})$ での直流抵抗値である。同図より本発明のサーミスタ素子2Aは従来のサーミスタ素子2Bより安定であることが分かる。

第3図にAu-Pt焼成電極膜22Aと22BのXMA(X-ray Micro-Analysor)による組成分析例を示す。本発明のAu-Pt焼成電極膜22Aは、従来のAu-Pt焼成電極膜22Bに含まれるAu、

PtおよびSi(諸子の主成分)に加えてCa、Tiを含んでいた。なお、Ca、Tiが酸化物の状態であるかどうかは第3図から不明である。しかし、上述したように本発明のAu-Pt焼成電極膜22Aも従来のAu-Pt焼成電極膜22Bも高温の空气中で焼成して形成されるので、Ca、Tiは酸化物の状態であることは明らかである。

本発明のAu-Pt焼成電極膜22Aがサーミスタ素子2Aの耐熱性を向上する理由を明らかにするために、Au-Pt焼成電極膜22Aと22Bの表面構造を825℃で6時間の空气中アニール前後で分析した。第4図は上記アニール前後での両焼成電極膜22Aと22BのSEM像を示す。本発明のAu-Pt焼成電極膜22Aは従来のAu-Pt焼成電極膜22Bより明らかに凝集の少ないことが分かる。

また、第5図は825℃で3時間の空气中アニール前後でのサーミスタ素子2Aと2BのCole-Coleプロットを示す。アニール前、サーミスタ素子2Aと2Bとも殆ど同じ抵抗値とB定数を有していた。アニール後、本発明のサーミスタ

素子2Aは約70%の抵抗値増加と約-1%のB定数低下を示した。しかし、アニール後、従来のサーミスタ素子2Bは約5倍の抵抗値増加と約-10%以上のB定数低下を示した。Cole-Coleプロットは、第5図に示すように、複素インピーダンスの抵抗値とリアクタンスの関係として定義される。サーミスタ素子2Aと2Bの複素インピーダンスが2-1000kHzの周波数範囲で室温で測定された。アニール前、サーミスタ素子2Aと2BのCole-Coleプロットは互いにほぼ同じで、ほぼ完全な半円弧を示した。アニール後、本発明のサーミスタ素子2AのCole-Coleプロットは、アニール前の半円弧の半径に比べ大きな半径であるが、ほぼ完全な半円弧を示した。しかし、アニール後、従来のサーミスタ素子2BのCole-Coleプロットは半円弧でなかった。約50kHz以上の高周波数領域では、そのCole-Coleプロットは、本発明のサーミスタ素子2Aのそれとほぼ類似の半円弧であった。他方、50kHz以下の低周波数領域では、リアクタン

スは抵抗値の増大と共に緩やかに減少し、10kHz以下で再び増加した。このような挙動は、アニール後の従来のサーミスタ素子2Bが第6図に示す回路で等価的に表されることを示す。この等価回路は、抵抗体とコンデンサが並列接続した複合回路が2個直列接続した回路で構成される。この等価回路が r と c から成る1個の複合回路の場合、Cole-Coleプロットは完全な半円弧を示し、 $\omega cr = 1$ のとき最大リアクタンス $r/2$ を示す。ここで $\omega = 2\pi f$ で、 f は周波数、 c は容量値、 r は抵抗値である。アニール前、測定されたCole-Coleプロットは、 r をSiC薄膜の抵抗値、 c を主としてアルミナ基板21上に形成された楕円状Au-Pt焼成電極膜22Aまたは22Bの間の容量値としたときの1個の複合回路のCole-Coleプロットとよく一致した。

等価回路が2個の複合回路の直列接続で構成された場合、Cole-Coleプロットはそれぞれの複合回路に対応した2個の半円弧の合成曲線を示す。2個の複合回路の一つは r と c の一つの

並列接続から成る。他の複合回路を r' と c' の一つの並列接続で定義する。 $c \cdot r < c' \cdot r'$ のとき、 $Cole-Cole$ プロットは、高周波数領域では c と r に依存し、低周波数領域では c' と r' に依存する。従来のサーミスタ素子2Bの $Cole-Cole$ プロットにおいて10kHz以下でリアクタンスが増加したことは、 c' と r' から成る複合回路に起因し、この r' と c' の複合回路はアニール中に形成されたと思われる。他方、アニール後の従来のサーミスタ素子2Bの中で従来のAu-Pt焼成電極膜22BとSiC薄膜23との間の接触部分をアルミナなどの絶縁物で軽くこすると抵抗値が数十%減少した。この抵抗値減少から、 c' と r' の複合回路が従来のAu-Pt焼成電極膜22BとSiC薄膜23の界面インピーダンスに対応することを示す。

これらのことから、従来のAu-Pt焼成電極膜22Bがアニール中に容易に凝集し易く、その結果、抵抗値増加やB定数低下を招く界面インピーダンスが形成されたと言える。他方、本発明のAu-Pt焼成電極膜22Aは酸化物の添加により、

$\pm 2\%$ 、また、600℃で100時間試験後も同様の結果であった。これらの結果から本発明の実用サーミスタ1Aは500℃で動作できることが確認された。

次に、(Ca酸化物+Ti酸化物)の混合物が種々の重量濃度で添加された本発明のAu-Pt焼成電極膜22Aを用いた本発明の実用サーミスタ1Aで500℃空気中で試験を実施した。結果を第1表に示す。(Ca酸化物+Ti酸化物)の混合物の望ましい添加量は0.01~0.1%の範囲であった。

第1表 酸化物添加効果

添加酸化物の種類	添加酸化物の添加量 ¹⁾	500℃空気中放置試験		
		経過時間	抵抗値変化率	B定数変化率
Ca酸化物+Ti酸化物	0	100~200時間	>10%	<-5%
	0.01	1000時間	<+5%	<±2%
	0.1	1000時間	<+5%	<±2%
	1	100~200時間	>10%	<-5%

¹⁾ 酸化物の添加量 (wt%) (添加酸化物の重量)/(Au微粒子の重量+Pt微粒子の重量)
Au微粒子の重量:Pt微粒子の重量=3:7

また、酸化物として(Ca酸化物+Ti酸化物)

アニール中の凝集が微小に低減されるので、界面インピーダンスが形成されない。このことにより本発明のサーミスタ素子22Aの耐熱性が向上した。

次に、実用動作温度を確認するために、寿命試験を、空気中で400℃、500℃、600℃の各温度で実施した。本発明のSiC薄膜サーミスタ素子2Aを用いた実用SiC薄膜サーミスタ1Aと従来のSiC薄膜サーミスタ素子2Bを用いた実用SiC薄膜サーミスタ1Bをそれぞれ用いた。試験された実用サーミスタでは、Pt線をサーミスタ素子2に溶接し、また、約660℃の転移点温度を有する硝子被覆層4を形成した。従来の実用サーミスタ1Bは、400℃で1000時間試験後、抵抗値変化率($\Delta r/r$)<±5%、B定数変化率($\Delta B/B$)<±2%、500℃で100~200時間試験後、 $\Delta r/r > 10\%$ 、 $\Delta B/B < 5\%$ 、さらに500℃で1000時間試験後、 $\Delta r/r > 50\%$ 、 $\Delta B/B < 10\%$ であった。しかし、本発明の実用SiC薄膜サーミスタ1Aは500℃で1000時間試験後、($\Delta r/r$)<+5%、B定数変化率($\Delta B/B$)<

の混合物を一定量0.1wt%添加す条件下で、種々の重量比Au/Ptで形成した本発明のAu-Pt焼成電極膜22Aを用いた実用サーミスタ1Aもまた500℃空気中で試験を実施した。その結果を第2表に示す。

第2表 (Au:Pt)重量比の効果

Au:Pt (重量比)	500℃空気中放置試験結果		
	経過時間	抵抗値変化率	B定数変化率
10:0	100~200時間	>20%	<-5%
4:6	1000時間	<±5%	<±2%
3:7	1000時間	<±5%	<±2%
2:8	1000時間	<±5%	<±2%
1:9	1000時間	<±5%	<±2%
0:10	100~200時間	>10%	<-5%

AuやPtの単体金属から成る焼成電極膜22Aを用いた実用サーミスタ1Aは耐熱性に劣っていた。しかし、Au-Ptの金属混合物から成る焼成電極膜22Aを用いたそれ1Aは耐熱性に優れていた。上記金属混合物の焼成電極膜22Aを用いた本発明の実用サーミスタ1Aが耐熱性に優れる詳

細な理由は明らかでない。しかし、その優れた耐熱性は、AuとPtの2元合金において、2相(a_1 、 a_2)が安定に存在することと深くかかわっていると思われる。この2相(a_1 、 a_2)は、Constitution binary alloy、Dr. Max Hansen、McGrawhill Book Company、pp226-229、1958の中で、約600℃以上の温度範囲で存在するで報告されている。2相は各相が熱的にそれぞれ別個に凝集することを妨げる。本発明のAu-Pt焼成電極膜22は酸化物が添加されているので、この熱的凝集は一層困難である。他方、単体金属は単一の相のみであるので、熱的凝集は極めて容易であり、たとえ酸化物が添加されても、単体金属の熱的凝集を効果的に低減できない。これらのことから、好ましいAu/Pt比は2相が存在する範囲である。

本発明の実用サーミスタ1Aが製造される過程で、本発明のサーミスタ素子2Aはステンレス製ピンセットで取り扱われる。例えば、Pt細線3が熔接されるとき、サーミスタ素子2の表面がピンセットで希に傷付けられることがあった。この

これらのことから、ポストアニールが傷付いた実用サーミスタ1Aの抵抗値減少を安定化できることを示す。

製造工程中で傷付いたサーミスタ素子2Aを完全に取り除くことは実際上困難である。このことは、総ての製造された実用サーミスタ1Aが望ましくはポストアニールされることを示す。ポストアニールは、空気中でも、真空中でも、あるいは不活性ガス中でもよいが、作業の容易性や特種な装置必要としないことなどを考えると空气中熱処理が好ましい。また、そのポストアニール条件は上記実施例から(500~600)℃で(3~300)時間が好ましい。

発明の効果

以上のように本発明の薄膜サーミスタによれば、次に示す効果が得られる。

(1) (Ca酸化物とTi酸化物)の混合物を微量添加したAu-Pt電極膜を用いているので、Au-Pt電極膜の凝集が低減でき、このためにSiC薄膜とAu-Pt電極膜の接触部の熱的安定

ように製造時に金属製ピンセットで傷付けられた本発明のサーミスタ素子2Aを用いた本発明の実用サーミスタ1Aは、500℃空气中で100~300時間試験後、 $\Delta B/B < \pm 2\%$ であるが $\Delta r/r = -5\% \sim -20\%$ を示した。このような抵抗値減少はピンセットで傷付けられたときに表面に付着した金属原子がSiC薄膜23の中に熱的に拡散することに起因すると考えられる。

しかし、この抵抗値減少は、一定の値に飽和したので、製造後のポストアニールにより安定化されることが見いだされた。ある傷付いた実用サーミスタ1Aは500℃空气中で約230時間試験後、 $\Delta r/r = \sim -10\%$ を示した。しかし、その同じ実用サーミスタ1Aは、その後500℃空气中で約700時間追加した後、 $\Delta r/r \sim -8\%$ であった。また、他の傷付いた複数個の実用サーミスタ1Aは600℃空气中で3~10時間試験後、 $\Delta r/r = -5\% \sim -10\%$ を示した。しかし、その同じ複数個の実用サーミスタ1Aは、その後500℃空气中で約800時間試験後、 $\Delta r/r < \pm 2\%$ であった。

性が向上した。

(2) これにより、SiC薄膜サーミスタの耐熱性を従来の400℃から500℃に向上できる。

(3) ポストアニールの導入により、SiC薄膜サーミスタの製造時に素子表面がピンセットで傷付けられても、抵抗値を安定化できる。

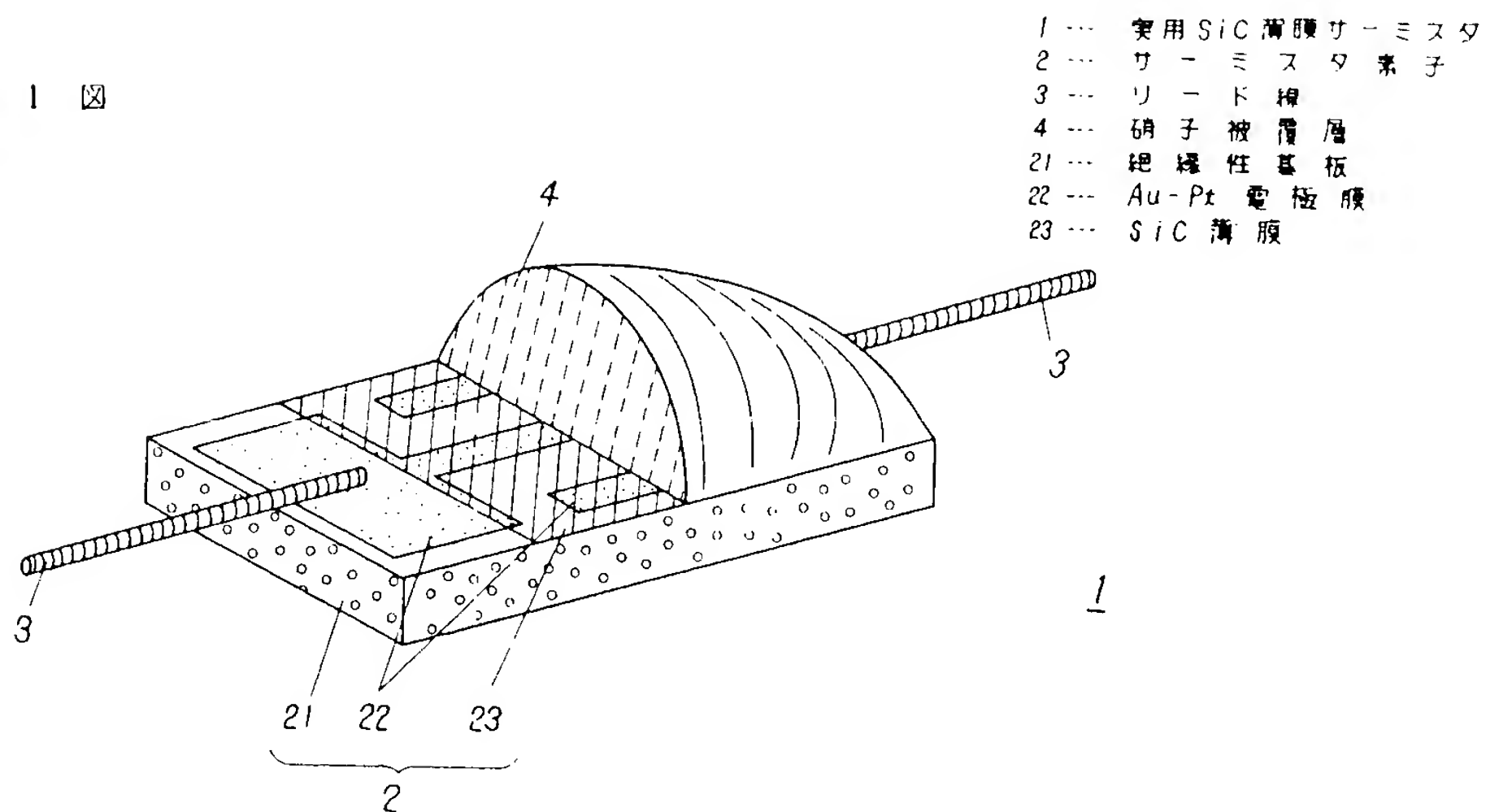
4. 図面の簡単な説明

第1図は本発明の一実施例を示す薄膜サーミスタの斜視図、第2図は同Au-Pt電極膜のB定数安定性を示す特性図、第3図A、Bは同Au-Pt電極膜の組成を示す分析例の図、第4図は同Au-Pt電極膜の表面構造を示すSEM像、第5図は同Au-Pt電極膜の効果を示すCole-Coleプロット図、第6図はサーミスタ素子の等価回路図である。

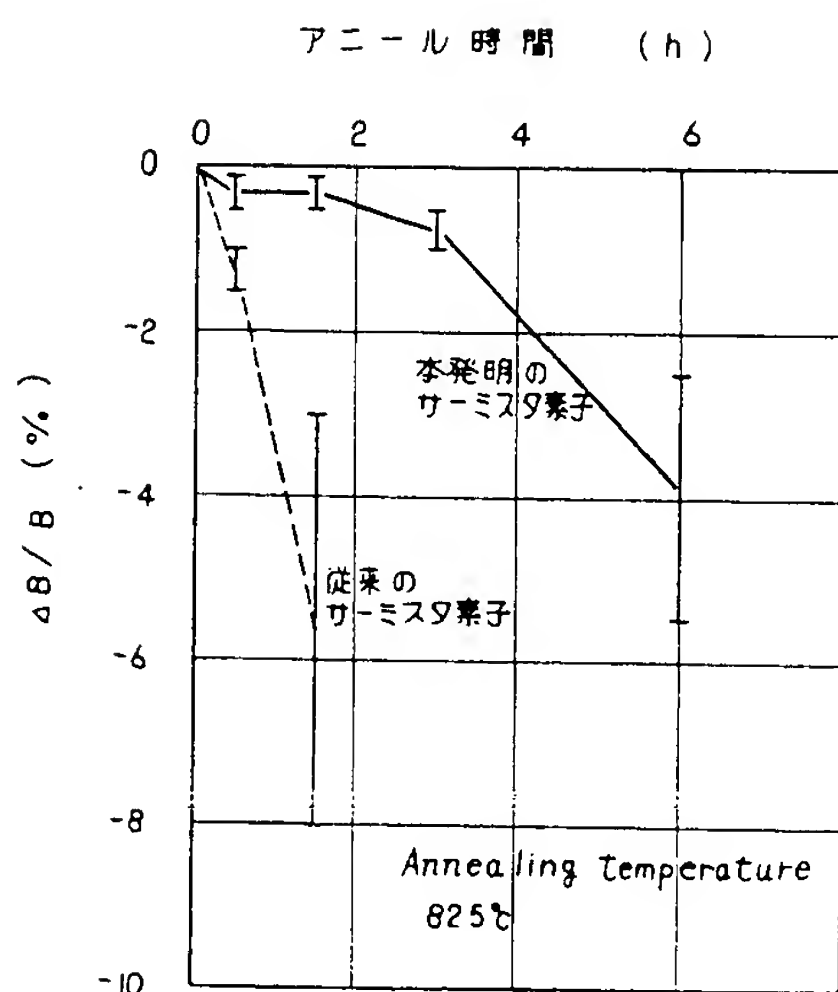
1……実用SiC薄膜サーミスタ、2……サーミスタ素子、21……絶縁性基板、22……Au-Pt電極膜、23……SiC薄膜、3……リード線、4……硝子被覆層。

代理人の氏名 弁理士 栗野重孝 ほか1名

第 1 図



第 2 図



第 3 図

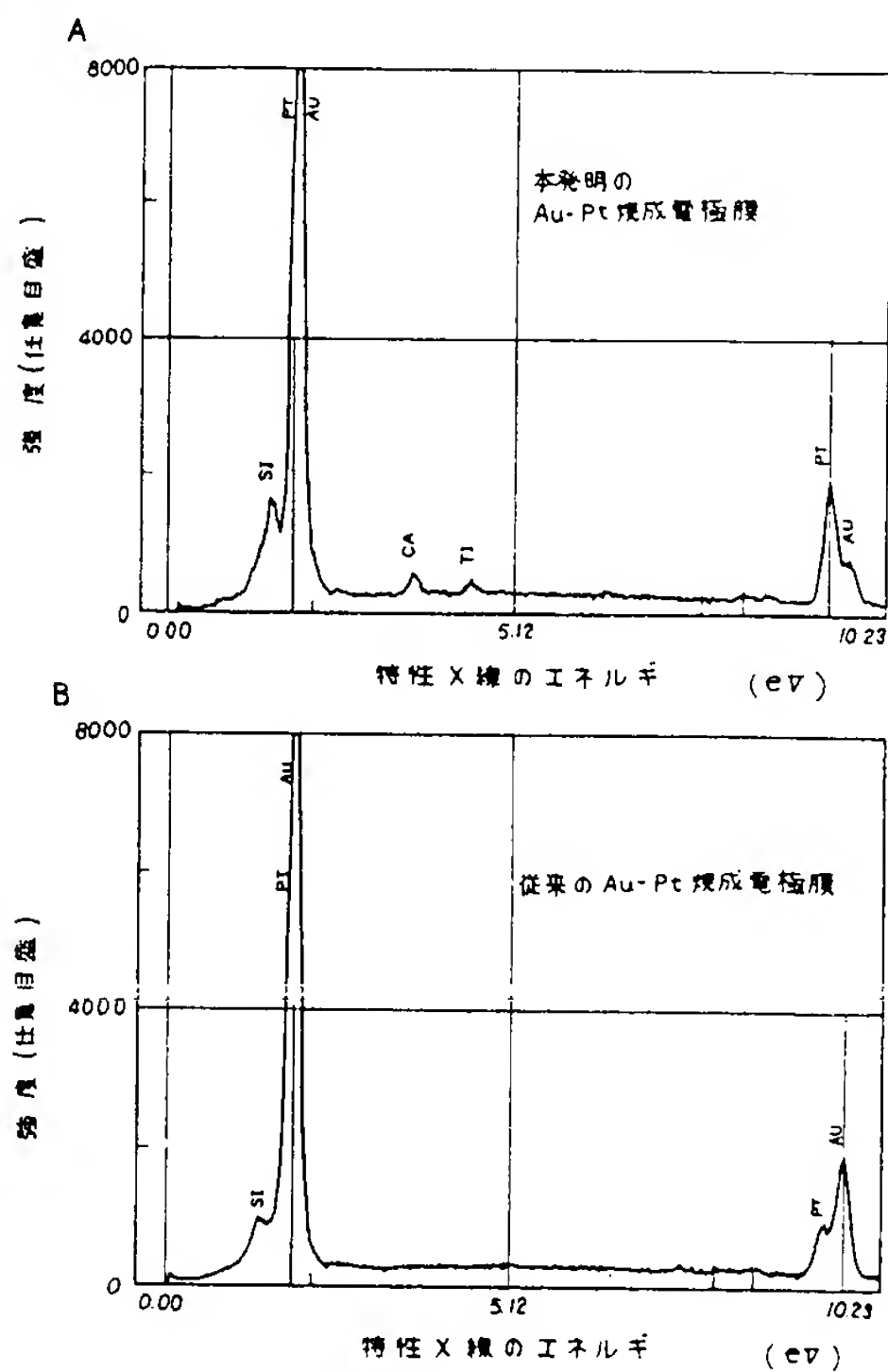


図 5

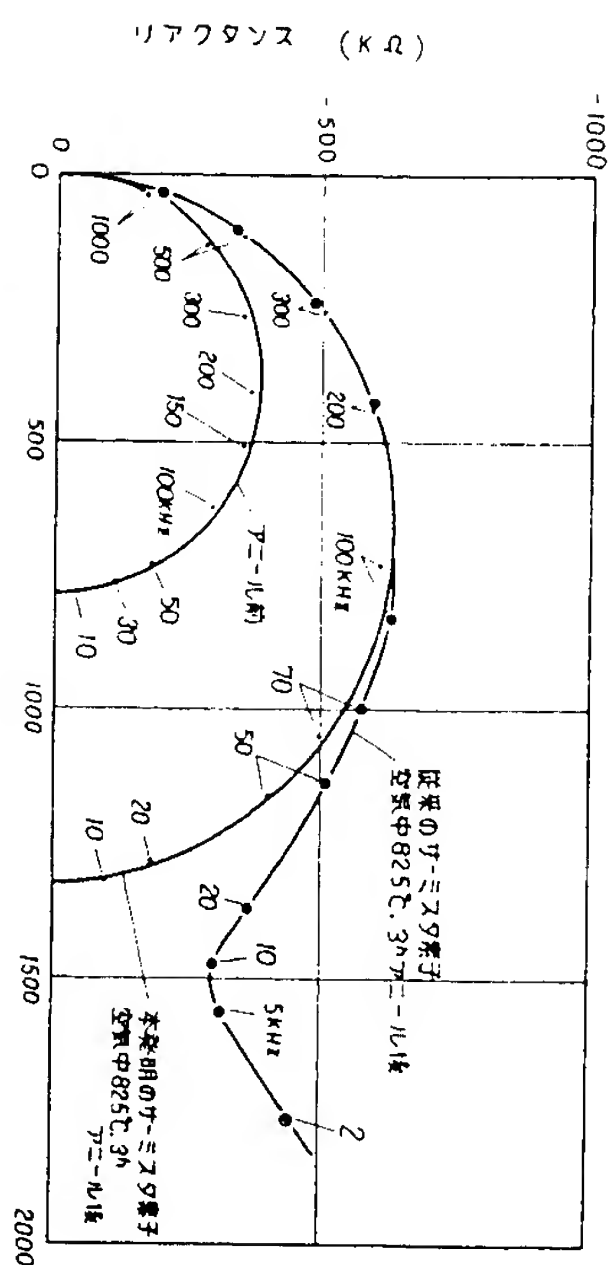


図 6

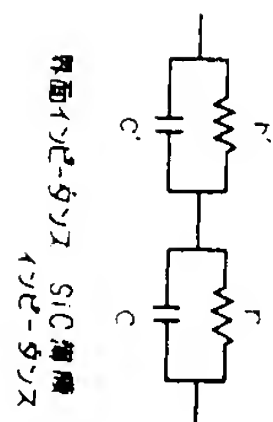
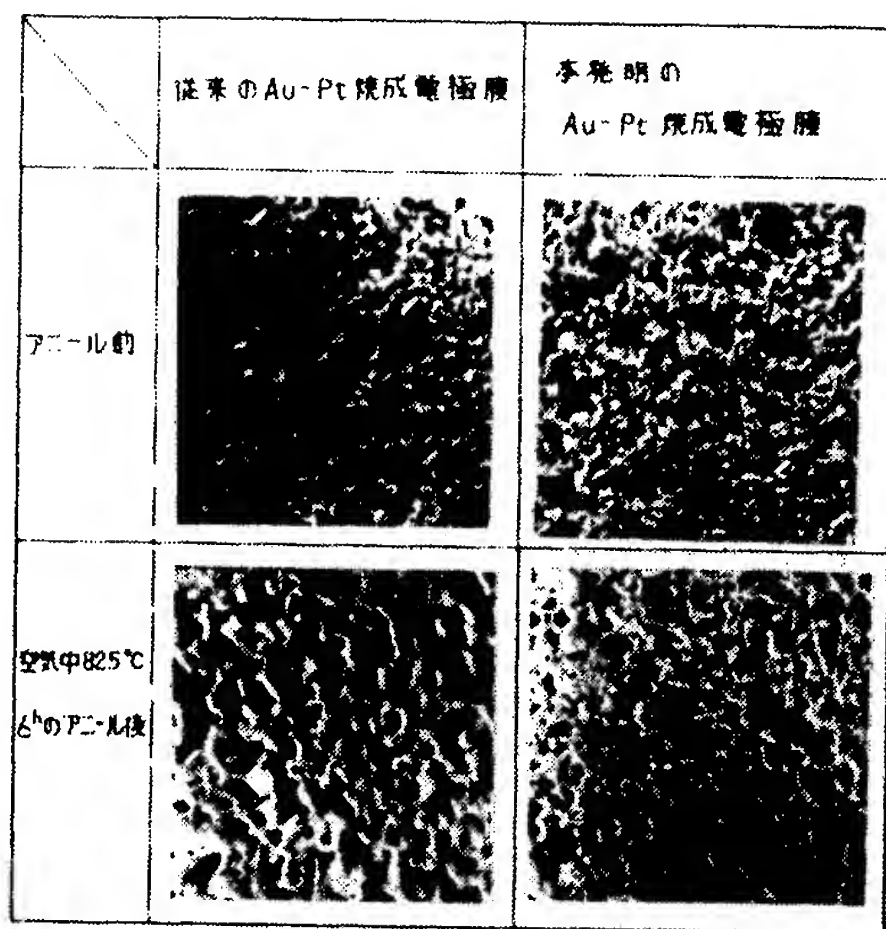


図 4



Au-Pt 焼成電極膜の SEM像

10 μ m